

## 教科目名 コンピュータアーキテクチャ (Computer Architecture)

学科名・学年 : 情報工学科 4 年 (教育プログラム 第 1 学年 ◎科目)

単位数など : 必修 2 単位 (前期 1 コマ, 後期 1 コマ, 授業時間 46.5 時間)

担当教員 : 嶋田浩和

授業の概要			
コンピュータはハードウェアとソフトウェアで構成されており,ソフトウェアはハードウェアがどのように構成されているかによって提供できる機能が異なってくる.そのハードウェアをどのように構成し,設計するかについて学習し,そのアーキテクチャの技術を理解する.			
達成目標と評価方法		大分高専目標 (B2), JABEE 目標 (c) (d1①) (g)	
(1) コンピュータの基本構造が説明できる. (定期試験, 課題)			
(2) 命令形式とアドレッシングが説明できる. (定期試験)			
(3) メモリデバイス, キャッシュ, 仮想記憶が説明できる. (定期試験)			
(4) 割込み, 入出力制御, バスが説明できる. (定期試験)			
(5) プロセッサのアーキテクチャが説明できる. (定期試験, 課題)			
回	授 業 項 目	内 容	理解度の自己点検
1 - 3 4 - 7	1. コンピュータアーキテクチャの概要 2. 命令セットアーキテクチャ	○コンピュータ発展の歴史をたどりながら基本的な動作原理とコンピュータの性能について理解する. ○命令形式, アドレッシング, 命令セットについて理解する.	【理解の度合い】
8	前期中間試験		【試験の点数】 点
9 - 10 11 - 14	前期中間試験の解答と解説 3. メモリアーキテクチャ 4. 入出力アーキテクチャ	○メモリデバイス, 記憶階層, キャッシュ, 仮想記憶について理解する.  ○割込み, 入出力制御, バス, 入出力機器について理解する.	【理解の度合い】
15	前期期末試験		【試験の点数】 点
16 17 18 - 22	5. プロセッサアーキテクチャ 1) データ形式 2) 演算装置 3) 命令制御方式 4) パイプライン方式 5) 高速命令実行方式	○命令セットを実行するプロセッサ (CPU) のデータ形式, 演算装置, 命令制御方式, パイプライン方式, 高速命令実行方式について理解する.	【理解の度合い】
23	後期中間試験		【試験の点数】 点
24 25 - 26 27 - 29	後期中間試験の解答と解説 6. 並列アーキテクチャ 1) 並列処理の概要 2) 命令レベル並列アーキテクチャ 3) バス結合型並列アーキテクチャ 4) ネットワーク結合型並列アーキテクチャ	○プロセッサで複数の命令を並列に実行する方式とその命令制御について理解する. ○複数のプロセッサを用いて高速化する並列処理の方式について理解する.	【理解の度合い】
30	後期期末試験		【試験の点数】 点
	後期期末試験の解答と解説		
履修上の注意	課題等は随時, LMS にアップロードされるので注意しておくこと		【総合達成度】
教科書	内田啓一郎他, 「コンピュータアーキテクチャ」, オーム社		
参考図書	柴山潔, 「コンピュータアーキテクチャの基礎」, 近代科学社		
自学上の注意	ハードウェア, ソフトウェアの基礎を復習しておくこと.		
関連科目	分散コンピューティング, 組み込みシステム		
総合評価	達成目標 (1)~(3) について定期試験の単純平均 (80%) と課題 (20%) で総合評価する. 定期試験の単純平均 (100 点満点) で 60 点以上を合格とする. 再試験は総合評価が 60 点に満たない者のうちすべての課題を提出した者に対して実施する.		【総合評価】 点