

教科目名 電子回路設計 (Electronic Circuits and Design)

学科名・学年 : 電気電子工学科 4 年 (教育プログラム 第 1 学年 ◎科目)

単位数など : 必修 1 単位 (前期 1 コマ, 授業時間 23.25 時間)

担当教員 : 辻繁樹

授業の概要			
現在の VLSI 開発においては, 論理設計からシステム設計まで HDL (Hardware Description Language) が用いられており, 動作検証には種々のコンピュータシミュレーションが使用されている. 本科目では, HDL として VHDL を使って各種デジタル回路を設計し, 実用的なデジタル回路について理解を深める.			
達成目標と評価方法		大分高専目標 (B2), JABEE 目標 (d1①) (g)	
(1) これまでに学んだデジタル回路に関して理解を深め, 基礎力を強化できる (課題演習).			
(2) VHDL を使った回路記述方法を理解できる (課題演習, 定期試験).			
(3) VHDL を使って, 小規模な実用的デジタル回路を設計できる (課題演習, 定期試験).			
(4) 課題演習を通して理解を深めるとともに, 系統的, 継続的な学習ができる (課題演習).			
回	授 業 項 目	内 容	理解度の自己点検
1	VHDL について	○VHDL の基本文法	【理解の度合い】
2	基本論理回路の復習	基本構成, データ型, 論理演算子, 算術演算子, ベクタ記述	
3	VHDL の基本構文 (1), 演習	○process 文を用いた順次処理文の記述, if 文, case 文等を用いた条件判断文の記述	
4	VHDL の基本構文 (2)		
5	Process 文と階層設計	○回路のモジュール化と階層設計	
6	組み合わせ回路の記述法, 演習		
7	組み合わせ回路の設計 (1), 演習		
		○半加算器, 加算器, マルチプレクサ/デマルチプレクサ, エンコーダ/デコーダ等の回路記述, 組み合わせ回路設計の課題演習	
8	前期中間試験		【試験の点数】 点
9	前期中間試験の解答と解説	○理解度分析, 解らなかつた部分の理解 ○各種フリップフロップ等の順序回路の設計と課題演習 ○シフトレジスタ, 同期式カウンタ, アップダウンカウンタ等の設計と課題演習 ○順序回路の階層設計とステートマシン	【理解の度合い】
10	組み合わせ回路の設計 (3), 演習		
11	順序回路の記述法		
12	順序回路の設計 (1), 演習		
13	順序回路の設計 (2), 演習		
14	順序回路の設計 (3), 演習		
15	前期末試験		【試験の点数】 点
	前期末試験の解答と解説		
履修上の注意	教科書を補足するために適宜プリントを配付する. 理解を深めるために, 学習項目に関連した課題演習を実施するので, 演習レポートを提出すること.		【総合達成度】
教科書	長谷川裕恭, 「VHDL によるハードウェア設計入門」, CQ 出版社		
参考図書	兼田 護, 「VHDL によるデジタル電子回路設計」, 森北出版 Mark Zwolinski, 「VHDL デジタル回路設計 標準講座」, 翔泳社		
自学上の注意	講義内容をノートに書き写すだけでなく, 図書館等を利用し, 複数の書籍, 資料の中から情報を収集し, 要点を整理すること.		
関連科目	電気回路 I・II, 電子回路, デジタル回路 I・II, プロジェクト演習 III (専攻科)		
総合評価	達成目標の (1)~(4) について 2 回の定期試験と課題演習で評価する. 総合評価 = (2 回の定期試験成績の平均) × 0.7 + (課題演習レポート評価の平均) × 0.3. 総合評価が 60 点以上を合格とする. 再試験は, 総合評価が 60 点に満たない者に対して実施する. 尚, 再試験の受験資格は, レポートを全て提出した者に与える.		【総合評価】 点