

教科目名 計算機アーキテクチャ (Computer Architecture)

学科名・学年 : 制御情報工学科 5年 (教育プログラム 第2学年 科目)

単位数など : 必修 2単位 (前期1コマ, 後期1コマ, 学習保証時間 45時間)

担当教員 : 嶋田 浩和

授業の概要			
近年, コンピュータは様々な分野及び用途で使用されている. そのコンピュータの構成及び動作を理解し, 習得することは, 情報系技術者にとって重要なことである. そこで, 本講義では, コンピュータの構成の概要を習得し, コンピュータの主要なアーキテクチャについて講義を行う.			
達成目標と評価方法		大分高専目標(B2), JABEE 目標(d1)(g)	
(1) コンピュータ技術の発展とアーキテクチャの関係が理解できる.(定期試験)			
(2) コンピュータシステムの基本構成が理解できる.(定期試験)			
(3) 主たる(制御・演算・メモリ・入出力)アーキテクチャの理解ができる.(定期試験)			
回	授 業 項 目	内 容	理解度の自己点検
1-3 4-7	1. コンピュータアーキテクチャとは (1) コンピュータの歴史とアーキテクチャ (2) コンピュータシステムにおける機能分担(ハードとソフト)	コンピュータ技術の発展を理解する. 基本的なコンピュータシステムを理解する. ハードウェアとソフトウェアの機能の違いを理解する. コンピュータシステムにおけるトレードオフについて理解する.	【理解の度合い】
8	前期中間試験		【試験の点数】 点
9	前期中間試験の解答と解説	試験の範囲を復習し, 理解を深める.	【理解の度合い】
10-11	2. 基本ハードウェア構成	基本的なハードウェア構成を理解する.	
12	3. 基本命令セットアーキテクチャ	ソフトウェアと密接な関係を持つ基本命令セットを理解する.	
13-14	(1) ソフトウェア構成 (2) 命令構成と命令実行 (3) ハードウェアとの関連	ソフトウェアとハードウェアの関連を理解する.	
15	前期期末試験		【試験の点数】 点
	前期期末試験の解答と解説		
16-18	4. 制御アーキテクチャ (1) 制御アーキテクチャ概要 (2) 命令実行順序制御と割り込み	制御アーキテクチャの役割を理解する. 制御アーキテクチャの構成を理解する. ソフトウェアとの関連を理解する.	【理解の度合い】
19-22	5. メモリアーキテクチャ (1) メモリアーキテクチャ概要 (2) 仮想メモリとキャッシュ	メモリアーキテクチャの構成とハードウェアの構成を理解する. キャッシュの役割と構成を理解する 仮想メモリの機構を理解する	
23	後期中間試験		【試験の点数】 点
24	後期中間試験の解答と解説	試験の範囲を復習し, 理解を深める.	【理解の度合い】
25-27	6. 入出力アーキテクチャ (1) 入出力アーキテクチャ概要 (2) 入出力制御	入出力装置の構成を理解する. 入出力機能と制御を理解する.	
28-29	7. 通信アーキテクチャ (1) 通信機能と通信制御 (2) ネットワークアーキテクチャの概要	通信装置の役割と構成を理解する コンピュータネットワークの基本構成を理解する.	
30	後期期末試験		【試験の点数】 点
	後期期末試験の解答と解説		
履修上の注意			【総合達成度】
教科書	柴山潔, 「改定新版 コンピュータアーキテクチャの基礎」, 近代科学社		
参考図書	馬場敬信「コンピュータアーキテクチャ改訂2版」オーム社 村岡洋一「コンピュータサイエンス大学講座 11 コンピュータ・アーキテクチャ(第2版)」近代科学社		
関連科目	デジタル回路, データ通信工学		
総合評価	達成目標(1)~(3)について4回の定期試験で評価する. 定期試験の平均(100%)の成績で60点以上を合格とする.		【総合評価】 点