

教科目名 電子回路設計 (Electronic Circuits & Design)

学科名・学年 : 電気工学科 5年

単位数など : 選択 1単位 (前期1コマ, 学習保証時間 22.5時間)

担当教官 : 兼田 護

授業の概要		
現在, デジタル回路のほとんどは PLD (Programmable Logic Device) 上で実現され, 設計には HDL (Hardware Description Language) が用いられている. ここでは, VHDL を用いる各種デジタル回路の設計を通じて, 実用的なデジタル回路を学習する.		
到達目標		大分高専目標(D1), JABEE 目標(d1)(d2b)(d2c)(e)
(1) これまでに学んだデジタル回路に関する基礎力を増す. (2) VHDL による回路記述法を習得する. (3) 小規模な実用的なデジタル回路が VHDL で容易に設計できる. (4) 継続的な学習ができるようにする.		
回	授 業 項 目	内 容
1	1. VHDL の基本構文	VHDL の基本記述、論理演算子, ベクタ記述
2		論理回路の記述演習
3	2. プロセス文	process 文, if 文, case 文
4		論理回路の記述演習
5	3. 組合わせ回路の設計	半加算器, 加算器, デコーダなどの回路記述
6		組合わせ回路の設計演習
7	前期中間試験	
8	(前期末試験の解答と解説)	(試験結果の解析, 補足学習)
9	4. 順序回路の記述法	フリップフロップ, 同期と非同期
10		フリップフロップの記述演習
11	5. カウンタ回路の設計	BCD カウンタ等の記述
12		N 進カウンタの設計演習
13	6. デジタル制御回路の設計	周波数カウンタの設計演習
		"
14	前期期末試験	
15	前期期末試験の解答と解説	試験結果の解析, 補足学習
履 修 上 の 注 意	学習の理解を深めるために学習項目に関連する演習を実施する. 演習は課題演習とし, 演習レポートの提出を必要とする.	
教 科 書	VHDL によるハードウェア設計入門 CQ 出版社 長谷川裕恭	
参 考 図 書		
関 連 科 目	電子回路, デジタル回路, デジタル回路	
評 価 方 法	最終成績 = 0.7 × (2 回の定期試験評価の平均) + 0.3 × (課題演習レポート評価の加重平均)	